



DFW

PTO/SB/21 (08-03)

Approved for use through 07/31/2006. OMB 0651-0031

U.S. Patent and Trademark Office: U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

<b>TRANSMITTAL FORM</b>  <i>(to be used for all correspondence after initial filing)</i>	Application Number	10/711,518	
	Filing Date	September 23, 2004	
	First Named Inventor	Ting-Kun Yeh	
	Art Unit	Unknown	
	Examiner Name	Unknown	
Total Number of Pages in This Submission	N/A	Attorney Docket Number	61994.00017

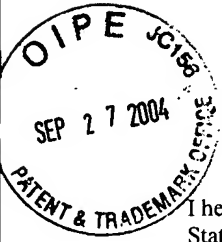
ENCLOSURES (check all that apply)				
<input type="checkbox"/> Fee Transmittal Form (in duplicate)  <input type="checkbox"/> Fee Attached  <input type="checkbox"/> Amendment / Reply  <input type="checkbox"/> After Final  <input type="checkbox"/> with RCE  <input type="checkbox"/> Extension of Time Request (in duplicate)  <input checked="" type="checkbox"/> Return Postcard  <input type="checkbox"/> Information Disclosure Statement  <input checked="" type="checkbox"/> Certified Copy of Priority Document (Republic of China Patent App. No. 2003-092135131 filed 12/12/2003)  <input type="checkbox"/> Response to Missing Parts/ Incomplete Application  <input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53	<input type="checkbox"/> Drawing(s)  <input type="checkbox"/> Licensing-related Papers  <input type="checkbox"/> Petition  <input type="checkbox"/> Petition to Convert to a Provisional Application  <input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address  <input type="checkbox"/> Terminal Disclaimer  <input type="checkbox"/> Request for Refund  <input type="checkbox"/> CD, Number of CD(s) _____	<input type="checkbox"/> After Allowance Communication to Group  <input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences  <input type="checkbox"/> Appeal Communication to Group (Appeal Notice, Brief, Reply Brief)  <input type="checkbox"/> Proprietary Information  <input type="checkbox"/> Request for Status of Application  <input checked="" type="checkbox"/> Other Enclosure(s) (please identify below):  <b>Submission of Certified Copy of Priority Document (2 pages)</b>		
<table border="1"><tr><td>Remarks</td><td></td></tr></table>			Remarks	
Remarks				

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT	
Firm or Individual name	Aaron Wininger, Reg. No. 45,229 Squire, Sanders & Dempsey L.L.P. 600 Hansen Way Palo Alto, CA 94304-1043
Signature	
Date	September 23, 2004

CERTIFICATE OF MAILING			
I hereby certify that this correspondence is being facsimile transmitted to the USPTO or deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date shown below.			
Typed or printed name	Aaron Wininger		
Signature		Date	September 23, 2004

This collection of information is required by 37 CFR 1.5. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.



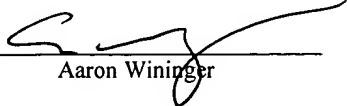
**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

**CERTIFICATE OF MAILING**

I hereby certify that this paper (along with any paper referred to as being attached or enclosed) is being deposited with the United States Postal Service on the date shown below with sufficient postage as first class mail in an envelope addressed to Commissioner for Patents, P.O. Box 1450, Alexandria, Virginia 22313-1450, on

Date: September 23, 2004

By: \_\_\_\_\_

  
Aaron Wininger

In Re Application of:	Examiner: Unknown
Ting-Kun Yeh	
Serial No: 10/711,518	Art Unit: Unknown
Filed: September 23, 2004	
For: METHOD AND APPARATUS OF ARRANGING PRIORITY QUEUE AND ARBITRATING FOR MEMORY ACCESS REQUESTS	

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

**SUBMISSION OF CERTIFIED COPY  
OF PRIORITY DOCUMENT**

Sir:

To comply with the requirements and secure the right of priority under 35 U.S.C. 119(a)-(d), Applicant files herewith a certified copy of the original foreign application, Republic of China Patent Application No. 2003-092135131 (filed on December 12, 2003).


If for any reasons, the Examiner has any questions, he/she is respectfully requested to contact the undersigned representative at the number given below.

The Commissioner is hereby authorized to charge payment for any deficiency of required fees associated with this communication to Deposit Account **05-0150**.

Date: September 23, 2004

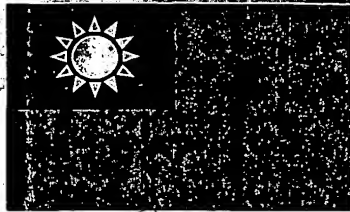
Respectfully submitted,

Squire, Sanders & Dempsey L.L.P.  
600 Hansen Way  
Palo Alto, CA 94304  
Telephone (650) 856-6500  
Facsimile (650) 843-8777

By:   
Aaron Wininger  
Attorney for Applicant  
Registration No. 45,229

PaloAlto/73757.1

BEST AVAILABLE COPY



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder

申請) 日：西元 2003 年 12 月 12 日  
Application Date

申請案號：092135131  
Application No.

申請人：威盛電子股份有限公司  
Applicant(s)

CERTIFIED COPY OF  
PRIORITY DOCUMENT

局 長  
Director-General

蔡 練 生

發文日期：西元 2004 年 3 月  
Issue Date

發文字號：09320295320  
Serial No.



申請日期：DEC 12 2003

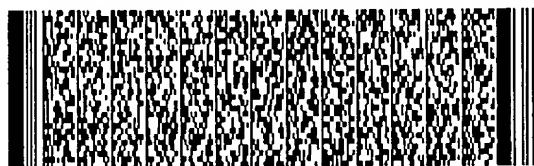
案號：92135131

類別：

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中文	記憶體存取要求優先佇列仲裁裝置及方法
	英文	An Apparatus And a Method of Request Priority Queue Arbitration
二、 發明人	姓名 (中文)	1. 葉丁坤
	姓名 (英文)	1. Ting-Kun YEH
	國籍	1. 中華民國
	住、居所	1. 臺北縣新店市中正路533號8樓
三、 申請人	姓名 (名稱) (中文)	1. 威盛電子股份有限公司
	姓名 (名稱) (英文)	1. VIA Technologies, Inc.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 臺北縣新店市中正路533號8樓
	代表人 姓名 (中文)	1. 王雪紅
	代表人 姓名 (英文)	1. Cher WANG



四、中文發明摘要 (發明之名稱：記憶體存取要求優先佇列仲裁裝置及方法)

一種記憶體存取要求優先佇列排序裝置及方法，包含將複數個存取要求區分成複數個優先等級，不同優先等級的複數個存取要求排列成為一優先佇列，排列方法包含下列步驟：計算每個存取要求的週期與可等待時間；計算總週期數；分別比較每個存取要求的可等待時間與總週期數，若可等待時間小於總週期數，則此一存取要求需在優先佇列中多排序一次；反之若大於總週期數，則依優先佇列排序執行。

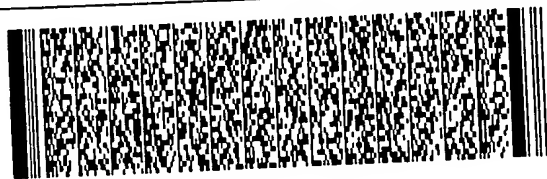
本案之代表圖為第三圖

代表圖之元件符號

310 計算存取要求週期數以及可等待時間

英文發明摘要 (發明之名稱：An Apparatus And a Method of Request Priority Queue Arbitration)

A method of request priority queue arbitration including sort the requests into plurality of different priority levels firstly. The priority queues of different priority levels are arranged respectively according to the following steps: counting the cycles and latencies of each request; counting the total cycles, comparing the latencies and total cycles respectively, if the total cycles is larger than the latency of a request, add another same request in the priority queue, else



四、中文發明摘要 (發明之名稱：記憶體存取要求優先佇列仲裁裝置及方法)

- 320 計算優先佇列中所有存取要求的總週期數
- 330 比較每個存取要求的可等待時間是否皆大於總週期數
- 340 依優先佇列排序執行存取要求
- 350 將不符合條件的存取要求多排序一次
- 360 計算兩相同存取要求間隔最長週期數
- 370 比較可等待時間是否大於間隔最長週期數
- 380 計算新總週期數

英文發明摘要 (發明之名稱：An Apparatus And a Method of Request Priority Queue Arbitration)

executes the priority queue in order.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無



## 五、發明說明 (1)

### 【發明技術領域】

本發明係一有關於存取要求之優先權仲裁的方法與裝置，特別是一種用於記憶體存取介面仲裁器之優先佇列排序的方法與裝置。

### 【先前技術】

隨著消費性多媒體電子商品需求量的增加，為了提昇產品競爭力，積體電路 (Integrated Circuit, IC) 系統單晶片 (System-on-Chip, SoC) 化已演變成一種趨勢。由於元件整合的關係，使得具 SoC 化之 IC 不論是耗電量、散熱或是訊號傳輸方面都可以得到較佳的效能。此外，由於 SoC 的概念在於如何將更多的元件放入同一顆 IC 中，所以 IC 中的各元件勢必要整合或縮小其元件尺寸以達到 SoC 化的目的，且隨著元件的整合，伴隨而來的是元件以及基板使用減少，同時因為各元件尺寸縮小的關係，使得 IC 體積縮小，使得封裝亦減少，因此具有 SoC 概念而設計的 IC，其成本可以降低。在消費性多媒體電子商品中最廣泛為家庭中使用的即為多媒體播放器 (multi-media player)。

習知多媒體播放器為了應付不同影音訊號的處理需求，因此習知多媒體播放器可能包含有許多不同功能的微控制器以應付不同的工作需求，如：為了處理影像訊號，因此可能需要影像解碼器 (Video Decoder Unit)；為了處理聲音訊號，因此可能需要數位訊號處理器 (Digital Signal Processor, DSP)。除此之外，習知多媒體播放器



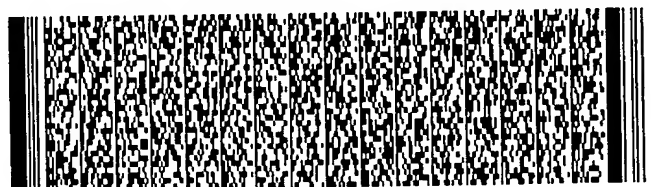
## 五、發明說明 (2)

也需要有與微控制器對應的記憶體模組，用以應付大量的資料傳輸或是儲存韌體。

為了能處理微控制器與記憶體之間的存取，因此習知多媒體播放器各微控制器與記憶體模組之間會有一個記憶體介面，用以聯繫微控制器與記憶體間的運作。同時為了有效管理每個微控制器與對應記憶體之間的存取效能，因此記憶體介面中會包含有一仲裁器 (Arbiter)，用以仲裁 (Arbitration) 控制器所發出的存取要求 (Request) 哪一個有優先權 (Priority)，仲裁匯流排頻寬 (Bus Bandwidth) 該給哪一個存取要求使用。在仲裁頻寬的使用權之前，必須先制定一個匯流排頻寬使用權順序的標準，也就是優先佇列 (Priority Queue)，根據優先佇列決定當存取要求同時發出時，哪一個存取要求有優先使用頻寬的權利。

習知佇列的排序如第一圖所示，為一先進先出 (First In First Out, FIFO) 的概念，最先發出存取要求的，有較高的優先權，排列在佇列的最前端 (front)，因此要先被執行，一旦最前面的存取要求被執行之後，所有在優先佇列中等待的存取要求會往上移動一個位置，而新的存取要求則添加至佇列的最末端 (Rear) 空出的位置。

為了因應系統單晶片化 (System on Chip, SoC) 的趨勢以及節省記憶體在系統中所佔用的空間，因此先前提出了一種記憶體共用匯流排的發明。在此發明中將系統中功能相同可以共用的部分整合於一起。而由於共用的原因，因此在此系統中，所有的微控制器都必須經由一個共



### 五、發明說明 (3)

用的記憶體介面存取共用記憶體匯流排的記憶體，因此記憶體介面必須要有一個更好的優先佇列排序方法以及更有效率的仲裁裝置用以決定擁有數目龐大存取要求系統的存取要求優先順序，使得系統有最佳的工作效能。

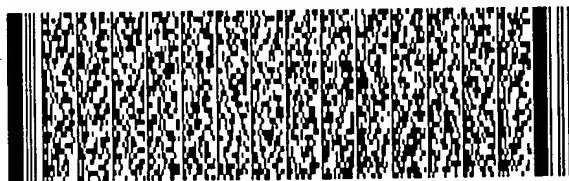
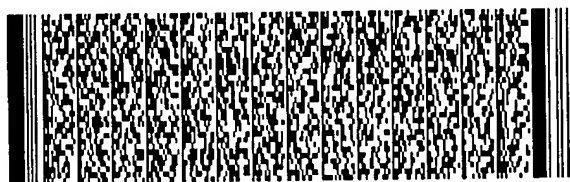
#### 【發明內容概述】

本發明提供一種優先權仲裁方法，使得系統在不增加執行速度以及匯流排頻寬的前提之下，能決定同時間若有大量的存取要求同時發出時，哪一個存取要求要先被執行，亦即哪一個存取要求擁有使用匯流排頻寬的優先權。

本發明另外提供一種優先佇列排序方法，可以使得在高優先等級優先佇列中有更高優先等級的存取要求存在時，可以避免更高等級存取要求若在一定時間內沒有被執行，則達不到存取頻寬的要求，使得功能錯誤 (function fail) 的缺點。

本發明較佳實施例首先先將複數個存取要求劃分成複數個優先等級，每一優先等級複數個存取要求再分別排序成為優先佇列，其排序方法包含下列步驟：計算每個存取要求的週期數 (cycles) 與可等待時間 (latency)，計算總週期數；比較每個存取要求的可等待時間與總週期數；若可等待時間大於總週期數，則依優先佇列排序分別執行存取要求，反之若可等待時間小於總週期數，則此一存取要求需在優先佇列中多排序一次。

本發明較佳實施例提供了一仲裁器包含有三個仲裁裝



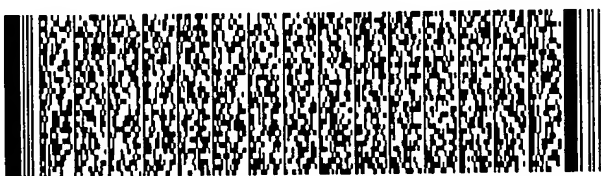
#### 五、發明說明 (4)

置依優先等級的不同而區分；而每一個不同優先等級之仲裁裝置都至少包含有：複數個存取要求多工器，用以選擇該優先等級之複數個存取要求；一所有權選擇器，用以排序優先佇列；此外不同優先等級之仲裁裝置可能包含有一及閘，連結至高一優先等級的仲裁裝置，用以告知該優先等級是否有存取要求要發出，若有，則此一存取要求會排序至高一優先等級優先佇列的最後一個位置中；此外，不同優先等級之仲裁裝置也可能包含有一及閘，連結至下一優先等級的所有權選擇器中，用以當下一欲執行讀存取要求為優先佇列最後一個位置的存取要求時，通知下一優先等級出更換下一所有權的訊號並將下一個存取要求指出。

#### 【發明較佳實施例】

本發明提供一種用於多媒體播放器之記憶體介面仲裁器的優先佇列排序方法以及不同優先等級的仲裁裝置與方法。利用此一方法，當同時間有數個存取要求下達時，可以依據每個存取指令優先權的不同，找出最立即需要被處理的存取要求，同時使得每個存取要求在最長可等待的時間中至少執行完一次，避免存取要求來不及而導致系統功能失效。以下將列舉一較佳實施例用以說明本發明，然而熟悉此技藝者皆知此僅為一舉例說明，而並非用以限定發明本身，有關此發明之較佳實施例詳敘如下。

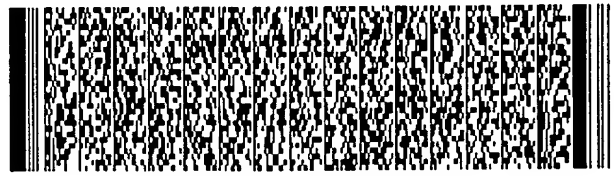
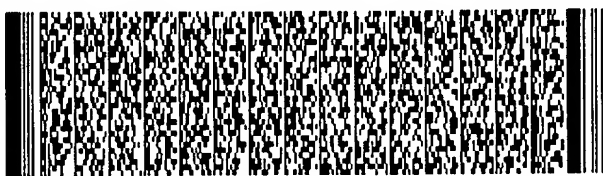
本發明首先對於至少一個微處理器所發出之複數個存



#### 五、發明說明 (5)

取要求區分成三個不同優先等級存取要求，分別為高優先等級，中優先等級以及低優先等級，而每個不同優先等級的複數個存取要求分別排列成優先佇列，而每一個存取要求都有對應的要求序號。其中，該存取要求可依照使用情況的不同而動態調整其優先等級。舉例來說，當播放影音光碟 (Video Compact Disk, VCD) 時，由於讀取要求的頻率較高，因此控制伺服器的存取要求優先權就較播放數位影音光碟 (Digital Versatile Disk, DVD) 時高；但反之，當播放 DVD 時，由於影音解壓縮 (Moving Picture Experts Group, MPEG) 的需求較高，所以影音解壓縮的存取要求優先權就較播放 VCD 時高。

其次，依照優先等級的高低，由高優先等級之存取要求順序開始執行，同時，下一個擁有優先權的存取要求會被叫出等待，當輪到要執行某一存取要求時，若此存取要求沒有發出存取要求，則直接換到下一個存取要求執行。當高優先等級優先佇列輪完一週期之後 (亦即優先佇列的所有存取要求都執行過一次)，先詢問中優先等級優先佇列是否有存取要求欲執行，若無，則再回去執行高優先等級的存取要求，若有，則執行中優先等級其中一個存取要求，執行完之後再回去執行高優先等級的存取要求。也就是說，每當高優先等級之優先佇列執行完一週期之後，即執行中優先等級優先佇列其中一個存取要求，接著再回去執行高優先等級之優先佇列；當中優先等級之優先佇列執行完一週期之後，即執行低優先等級其中一個存取要求。



#### 五、發明說明 (6)

，執行完後再回去執行高優先等級之優先佇列。

其流程示意如第二圖所示：

假設高優先等級、中優先等級、低優先等級的優先佇列分別都有  $N$  個存取要求，

210 初始值  $n=0$ ；

220 執行高優先等級優先佇列的第  $n$  個存取要求；

230 判斷  $n$  是否等於  $N$ ；

若否，則  $n=n+1$ ，回到步驟 220；

若是，則

240 初始值  $n'=0$ ；

250 執行執行中優先等級優先佇列的第  $n'$  個存取要求；

260 判斷  $n'$  是否等於  $N$ ，

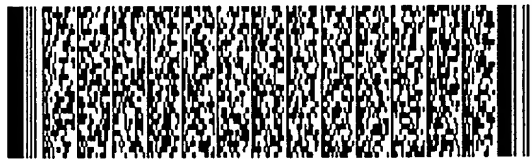
若否，則  $n'=n'+1$ ，回到步驟 210；

若是，則

270 初始值  $n''=0$ ；以及

280 執行低優先等級優先佇列的第  $n''$  個存取要求，執行完後回到步驟 210。

習知優先佇列排序的方式以表一之高優先等級優先佇列的第三個存取要求(排序位置 H2, 要求序號 10)為例，在最糟糕每個存取要求都要執行的情況下，要求序號 10 執行完一次之後至少要等待其他存取要求行完畢之後之後才會再被執行下一次，等候的時間至少是高優先佇列的總週期數  $26+10+5+13+6+20=80Ts$  ( $Ts$ : tera second,  $tera=1e+12$ )，而總週期數  $80Ts$  較要求序號 10 的最長可等待時間

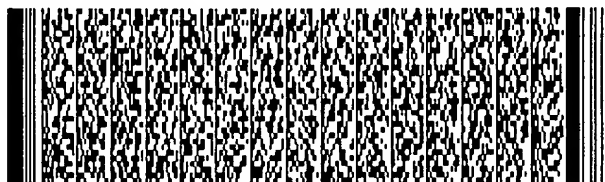


#### 五、發明說明 (7)

76Ts大，也就是說在最糟糕的情況下，系統無法在76Ts時間內執行要求序號10的存取要求，因此要求序號10的存取要求無法滿足，導致功能失效。一般為了解決這個問題，可能會將位於高優先佇列其中一個較低優先之存取要求(等待時間較大的)排入中優先等級優先佇列中，但如此一來，可能使得中優先等級的存取要求也失效；或者也可能需要加快系統執行的速度，或增加匯流排的頻寬，使得每個存取要求的執行週期數縮短，以解決此一個問題。

本發明在不需增加系統執行速度和匯流排頻寬的前提下，將要求序號10的存取要求在高優先等級優先佇列中多排列一次(如表二 H5列所示)，如此一來雖然使得總週期數增加成85Ts( $26+10+5+13+6+5+20=85$ )，但高優先等級優先佇列中要求序號10因為被執行了兩次的關係，所以每次被執行的間隔週期數縮短了(如表二，間隔存取要求的週期數和分別為 $13+6=19$ Ts 以及  $20+26+10=56$ Ts，皆小於新總週期數85Ts)，因此就算在最糟糕的情況之下，要求序號10的存取要求也都能滿足。

本發明之優先等級的優先佇列排序方法敘述如下：分別計算每個優先等級優先佇列中的所有存取要求之週期數與可等待時間(週期數意指每一個存取要求執行完畢所需要花費的時間；可等待時間(latency)意指每一個存取要求被接受前最多可以等待的時間，若在該時間內沒有被接受，則存取要求會因無法滿足，到至功能無法正常工作，其時間單位為Ts)；計算優先佇列中所有存取要求的總週



#### 五、發明說明 (8)

期數；考慮在最糟糕的情況下，分別比較存取要求的可等待時間與總週期數；若有存取要求的可等待時間小於總週期數，則此存取要求必須在優先佇列中多排序一次，若沒有，則依照優先佇列的排序分別執行存取要求。然而，每在優先佇列中多增加一個存取要求，就需要計算兩相同存取要求間隔最長週期數，接著比較可等待時間與兩相同存取要求間隔最長週期數，若可等待時間小於兩相同存取要求間隔最長週期數，則此存取要求需在優先佇列中再多排序一次，重複此一步驟（計算兩相同存取要求間隔最長週期數並與可等待時間比較），直到此存取要求可以在要求的時間執行為止。最後，由於優先佇列中增加了數個存取要求，因此優先佇列的總週期數會增加，所以必須再重新計算新的總週期數，再比較是否有存取要求的可等待時間小於新總週期數，重複上述的步驟，直到優先佇列中所有存取要求在總週期間都可以被執行而不會失效為止。此外，多加入排序的存取要求在優先佇列的位置為使得重複排列之相同存取要求每個間隔週期數平均之位置。

本發明之優先佇列排序方法如第三圖所示：

310計算存取要求週期數以及可等待時間；

320計算優先佇列中所有存取要求的總週期數；

330比較每個存取要求的可等待時間是否皆大於總週期數；

是，則

340依優先佇列排序執行存取要求；





## 五、發明說明 (9)

否，則

350 將不符合條件的存取要求多排序一次；

360 計算兩相同存取要求間隔最長週期數；

370 比較可等待時間是否大於間隔最長週期數；

否，則執行步驟 350、步驟 360 以及步驟 370

是，則

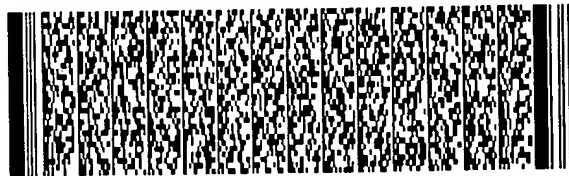
380 計算新總週期數；

接著執行步驟 330。

每多排列一個存取要求，就需要重新計算新的總週期數再與可等待時間比較，直到優先佇列中的每一個存取要求都可以在時間內被執行為止。

上述之優先序列之方法可用於一仲裁裝置中，而本發明之存取要求仲裁器之架構 400 如第四圖所示。包含有三個不同優先等級的仲裁裝置，分別為高優先等級仲裁裝置 410、中優先等級仲裁裝置 420 以及低優先等級仲裁裝置 430，其中每個仲裁裝置之架構都很類似，只有部分之差異，其詳細說明如下。

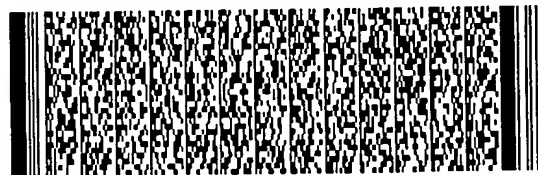
如第五圖所示，高優先等級仲裁裝置 410 包含有：複數個存取要求多工器 (multiplexer, MUX) 501，每一個存取要求多工器 501 都分別接收所有的存取要求，同時每一個存取要求多工器 501 會從該些存取要求中選擇出一個要被歸類至高優先等級中的存取要求；一高優先權設定暫存器 502，設定要求序號，表何存取要求屬於高優先等級；一所有權選擇器 503，用以接受由複數個存取要求多工器



##### 五、發明說明 (10)

501選擇出的高優先等級存取要求，同時將此些存取要求排列成高優先等級優先佇列，所有權選擇器 503會預留最後一個排序空間給中優先等級的存取要求做排序之用；一所有權多工器 506，將下一個擁有優先權的存取要求叫出以等待執行。此外所有權選擇器 503還包含有一個下一所有權選擇單元 504，當一存取要求正在執行時，會發出要指出下一個存取要求位置的訊號，而下一所有權選擇單元 504就會將下一個欲執行的存取要求的位置指出來，而所有權多工器 506就會根據下一所有權選擇單元 504所指出的位置於暫存器 502中找出對應的要求序號。

如第六圖所示，中優先等級仲裁裝置 420包含有：複數個存取要求多工器 (multiplexer, MUX) 601，每一個存取要求多工器 601都分別接收所有的存取要求，同時每一個存取要求多工器 601會從該些存取要求中選擇出一個要被歸類至中優先等級中的存取要求；一中優先權設定暫存器 602，設定要求序號，表何存取要求屬於中優先等級；一所有權選擇器 603，用以接受由複數個存取要求多工器 601選擇出的中優先等級存取要求，同時將此些存取要求排列成中優先等級優先佇列，所有權選擇器 603會預留最後一個排序空間給低優先等級的存取要求做排序之用；一所有權多工器 606，將下一個擁有優先權的存取要求叫出以等待執行。此外所有權選擇器 603還包含有一個下一所有權選擇單元 604，當一存取要求正在執行時，會發出要指出下一個存取要求位置的訊號，而下一所有權選擇單元

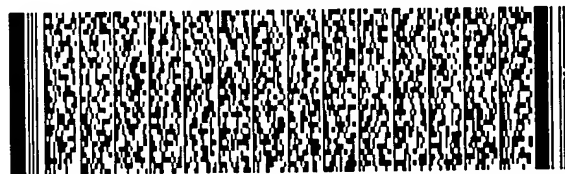
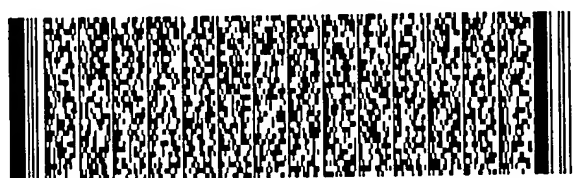


#### 五、發明說明 (11)

604就會將下一個欲執行的存取要求的位置指出來，而所有權多工器 606就會根據下一所有權選擇單元 604所指出的位置於暫存器 602中找出對應的要求序號。

如第七圖所示，低優先等級仲裁裝置 430包含有：複數個存取要求多工器 (multiplexer, MUX) 701，每一個存取要求多工器 701都分別接收所有的存取要求，同時每一個存取要求多工器 701會從該些存取要求中選擇出一個要被歸類至低優先等級中的存取要求；一低優先權設定暫存器 702，設定要求序號表何存取要求屬於低優先等級；一所有權選擇器 703，用以接受由複數個存取要求多工器 701選擇出的低優先等級存取要求，同時將此些存取要求排列成低優先等級優先佇列；一所有權多工器 706，將下一個擁有優先權的存取要求叫出以等待執行。此外所有權選擇器 703還包含有一個下一所有權選擇單元 704，當一存取要求正在執行時，會發出要指出下一個存取要求位置的訊號，而下一所有權選擇單元 704就會將下一個欲執行的存取要求的位置指出來，而所有權多工器 706就會根據下一所有權選擇單元 704所指出的位置於暫存器 702中找出對應的要求序號。

此外，高優先等級仲裁裝置 410還包含有一兩輸入及閘 505，其中一個輸入端連結到所有權選擇器 503判斷是否有發出要指出下一個存取要求位置的訊號，另一個輸入端連結一個判斷訊號，用以判斷下一所有權選擇單元 504是否指向優先佇列的最後一個位置 (也就是中優先等級的存

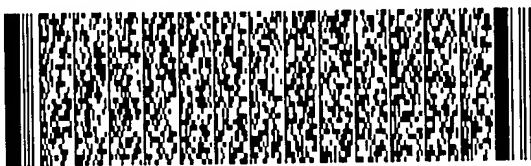


##### 五、發明說明 (12)

取要求排序的位置)，而及閘的輸出端連結至中優先等級仲裁裝置 420 的所有權選擇器 603，當有發出要指出下一個存取要求位置的訊號（高位準），而下一所有權選擇單元 504 指出的位置為優先佇列最後一個位置時（高位準），兩輸入及閘 505 輸出端會發出訊號告知中優先等級要指出下一個存取要求的位置。

此外，中優先等級仲裁裝置 420 還包含有一複數個輸入的或閘 607，其輸入端分別連結至複數個存取要求多工器 601 的每一個輸出端，其輸出則連結至高優先等級仲裁裝置 410 的所有權選擇器 503 中，用以當有中優先等級的存取要求要發出時，將此存取要求排序至高優先等級優先佇列的最後一個位置中；以及一兩輸入及閘 605，其中一個輸入端連結到所有權選擇器 603 判斷是否有發出要指出下一個存取要求位置的訊號，另一個輸入端連結一個判斷訊號，用以判斷下一所有權選擇單元 604 是否指向優先佇列的最後一個位置（也就是低優先等級的存取要求排序的位置），而及閘的輸出端連結至低優先等級仲裁裝置 430 的所有權選擇器 703，當有發出要指出下一個存取要求位置的訊號（高位準），而下一所有權選擇單元 604 指出的位置為優先佇列最後一個位置時（高位準），兩輸入及閘 605 輸出端會發出訊號告知低優先等級要指出下一個存取要求的位置。

此外，低優先等級仲裁裝置 430 還包含有一複數個輸入的或閘 707，其輸入端分別連結至複數個存取要求多工

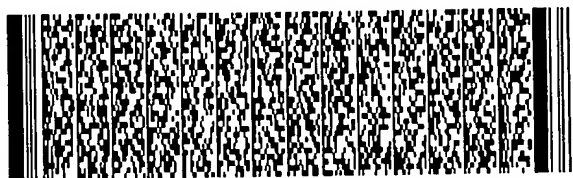


#### 五、發明說明 (13)

器 701 的每一個輸出端，其輸出則連結至中優先等級仲裁裝置 420 的所有權選擇器 603 中，用以當有低優先等級的存取要求要發出時，將此存取要求排序至中優先等級優先佇列的最後一個位置中

本發明在不需增加系統執行速度以及匯流排頻寬的前提下，提供了一種優先佇列排序方法以及權位仲裁裝置與方法，可以使得本發明之優先佇列排序方法概念之仲裁裝置可以有效率地仲裁大量的存取要求，同時倘若在高優先等級優先佇列中有更高存取要求存取要求，則可以在更短的時間中執行此一更高存取要求存取要求，使得系統不會因為超過其可等待時間而導致功能失效。

本發明雖以包含三個優先等級以及以多工器實現從複數個存取要求選擇其中之一之較佳實施列闡明如上，然而其並分用以限定本發明之精神與發明實體僅止於上述實施例爾，其可包含至少一個以上之優先等級之仲裁裝置或是其餘可作為選擇之用之工具，皆涵蓋在本發明的精神之中。是以，在不脫離本發明之精神與範圍內所作之修改，均應包含在下述申請專利範圍中。



五、發明說明 (14)

表一係顯示一般優先佇列排序一

高優先等級				
切序位置	要求序號	爆件長度	週期(T)	最大可等待時間(T)
H0	3	64	26	128
H1	19	24	10	111
H2	10	12	5	76
H3	23	32	13	140
H4	11	16	6	120
H5			0	
H6			0	
H7			0	
H8			0	
H9			0	
H10			0	
H11			0	
H12			0	
H13			0	
H14			0	
H15	N	48	20	
總週期數: 80				
中優先等級				
切序位置	要求序號	爆件長度	週期(T)	最大可等待時間(T)
N0	25	8	3	900
N1	21	32	13	261
N2	6	32	13	640
N3	22	32	13	640
N4			0	
N5			0	
N6			0	
N7			0	
N8			0	
N9			0	
N10			0	
N11			0	
N12			0	
N13			0	
N14			0	
N15	L	48	20	
62				
5 300				
362				
低優先等級				
切序位置	要求序號	爆件長度	週期(T)	最大可等待時間(T)
L0	2	32	13	3424
L1	5	48	20	4290
L2	8	32	13	infinite
L3	18	32	13	3520
L4	24	32	13	infinite
L5			0	
L6			0	
L7			0	
L8			0	
L9			0	
L10			0	
L11			0	
L12			0	
L13			0	
L14			0	
L15			0	
72				
5 1400				
1472				

表一



五、發明說明 (15)

表二係顯示本發明優先佇列排序二

高優先等級	排序	要求 序號	條件 長度	週期(T)	最大可 等待時間(T)
	H0	3	64	26	128
	H1	19	24	10	111
	H2	10	12	5	76
	H3	23	32	13	140
	H4	11	16	6	120
	H5	10	12	5	76
	H6			0	
	H7			0	
	H8			0	
	H9			0	
	H10			0	
	H11			0	
	H12			0	
	H13			0	
	H14			0	
	H15	N	48	20	

總週期數：85

中優先等級	排序	要求 序號	條件 長度	週期(T)	最大可 等待時間(T)
	N0	25	8	3	900
	N1	21	32	13	261
	N2	6	32	13	640
	N3	22	32	13	640
	N4	21	32	13	261
	N5			0	
	N6			0	
	N7			0	
	N8			0	
	N9			0	
	N10			0	
	N11			0	
	N12			0	
	N13			0	
	N14			0	
	N15	L	48	20	

62  
5 300  
365

低優先等級	排序	要求 序號	條件 長度	週期(T)	最大可 等待時間(T)
	L0	2	32	13	3424
	L1	5	48	20	4290
	L2	8	32	13	infinite
	L3	18	32	13	3520
	L4	24	32	13	infinite
	L5			0	
	L6			0	
	L7			0	
	L8			0	
	L9			0	
	L10			0	
	L11			0	
	L12			0	
	L13			0	
	L14			0	
	L15			0	

72  
5 1400  
1472

表二



#### 圖式簡單說明

第一圖係顯示一般 FIFO 佇列排序與存取示意圖；

第二圖係顯示本發明之不同優先等級優先佇列執行流程圖；

第三圖係顯示本發明之優先佇列排序方法的直流流程圖；

第四圖係顯示本發明之存取要求仲裁器的示意圖；

第五圖係顯示本發明之高優先等級仲裁裝置的示意圖；

第六圖係顯示本發明之中優先等級仲裁裝置的示意圖；

第七圖係顯示本發明之低優先等級仲裁裝置的示意圖。

#### 【圖示標號簡單說明】

100 FIFO 佇列排序與存取示意

200 不同優先等級優先佇列執行流程圖

210 初始值  $n=0$

220 執行高優先等級優先佇列的第  $n$  個存取要求

230 判斷  $n$  是否等於  $N$

240 初始值  $n'=0$

250 執行中優先等級優先佇列的第  $n'$  個存取要求

260 判斷  $n'$  是否等於  $N$

270 初始值  $n''=0$

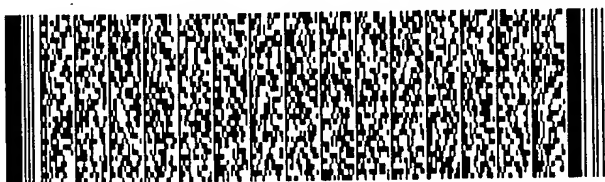
280 執行低優先等級優先佇列的第  $n''$  個存取要求





圖式簡單說明

- 300 優先佇列排序方法
- 310 計算存取要求週期數以及可等待時間
- 320 計算優先佇列中所有存取要求的總週期數
- 330 比較每個存取要求的可等待時間是否皆大於總週期數
- 340 依優先佇列排序執行存取要求
- 350 將不符合條件的存取要求多排序一次
- 360 計算兩相同存取要求間隔最長週期數
- 370 比較可等待時間是否大於間隔最長週期數
- 380 計算新總週期數
- 400 仲裁器架構
- 410 高優先等級仲裁裝置
- 420 中優先等級仲裁裝置
- 430 低優先等級仲裁裝置
- 501 601 701 複數個存取要求多工器
- 502 602 702 優先權設定暫存器
- 503 603 703 所有權選擇器
- 504 604 704 下一所有權選擇單元
- 506 606 706 所有權多工器
- 505 605 兩輸入及閘
- 607 707 或閘



## 六、申請專利範圍

1. 一種優先佇列之排序方法，其方法至少包含下列步驟：

計算該優先佇列中之每一個存取要求之可等待時間和週期數；

計算該優先佇列中之總週期數；以及

比較每一個存取要求之可等待時間與總週期數；

其中若有一存取要求之可等待時間小於該總週期數，則該存取要求需在該優先佇列中多排序一次。

2. 如申請專利範圍第1項之優先佇列之排序方法，其中若該優先佇列之每一個存取要求之可等待時間皆大於該總週期數，則依該優先佇列的排序執行存取要求。

3. 如申請專利範圍第1項之優先佇列之排序方法，其中當該存取要求多排序一次時，更包含計算兩相同存取要求間隔最長週期數，並與可等待時間比較，若可等待時間小於間隔最長週期數，則該存取要求需在優先佇列中再多排序一次。

4. 如申請專利範圍第1項之優先佇列之排序方法，其中每多排序一個存取要求，則需重新計算新的總週期數，重新與可等待時間比較，若有另一存取要求之可等待時間小於該總週期數，則該存取要求需在該優先佇列中多排序一次。

5. 如申請專利範圍第1項之優先佇列之排序方法，其中多加入排序的存取要求在優先佇列的位置為使得重複排列之相同存取要求每個間隔週期數平均之位置。



#### 六、申請專利範圍

6. 如申請專利範圍第1項之優先佇列之排序方法，其中該方法可用於一仲裁機制中。

7. 如申請專利範圍第6項之優先佇列之排序方法，其中該仲裁機制尤指光碟控制器之仲裁器，而該光碟控制器可以為數位影音光碟播放器 (DVD player) 或唯讀光碟機 (CD-ROM)，或可重複讀寫光碟機 (CD-RW)，或唯讀數位影音光碟機 (DVD-ROM)，或可重複讀寫數位影音光碟機 (DVD-RW)。

8. 一種不同優先等級存取要求的仲裁方法，其步驟至少包含：

輸入複數個存取要求；

將複數個存取要求分類成為複數個不同優先等級；以

及

將每一個優先等級之複數個存取要求分別排列成優先佇列；

其中，該複數個存取要求可視系統需求之不同，動態調整該複數個存取要求之優先等級。

9. 如申請專利範圍第8項之不同優先等級存取要求的仲裁方法，其中優先佇列之排序方法至少包含下列步驟：

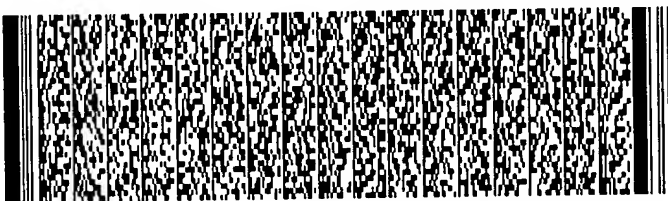
計算複數個存取要求每一個之可等待時間和週期數；

計算複數個存取要求之總週期數；以及

將複數個存取要求每一個可等待時間與總週期數比較

；

其中，若有存取要求之可等待時間小於總週期數，則



#### 六、申請專利範圍

該存取要求需在優先佇列中多排序一次，若無，則依照優先佇列的排序執行存取要求。

10.如申請專利範圍第9項之不同優先等級存取要求的仲裁方法，其中更包含計算兩相同存取要求間隔最長週期數，並與可等待時間比較，若可等待時間小於間隔最長週期數，則該存取要求需在優先佇列中再多排序一次。

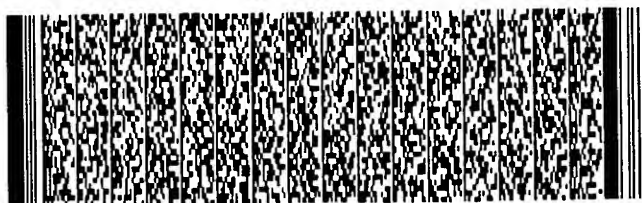
11.如申請專利範圍第9項之不同優先等級存取要求的仲裁方法，其中每多排序一個存取要求，則需重新計算新的總週期數，重新與可等待時間比較，若有另一存取要求之可等待時間小於該總週期數，則該存取要求需在該優先佇列中多排序一次。

12.如申請專利範圍第9項之不同優先等級存取要求的仲裁方法，其中新加入排序的存取要求在優先佇列的位置為使得重複排列之相同存取要求每個間隔週期數平均之位置。

13.如申請專利範圍第8項之不同優先等級存取要求的仲裁方法，其中每個存取要求以個別之要求序號排列於優先佇列中。

14.如申請專利範圍第8項之不同優先等級存取要求的仲裁方法，其中更包含選擇其中之一個優先佇列的其中之一個存取要求執行，同時叫出下一個擁有優先權之存取要求等待。

15.如申請專利範圍第8項之不同優先等級存取要求的仲裁方法，其中當一優先等級優先佇列之所有存取要求都執行完畢之後，執行次一優先等級優先佇列其中之一個存取要



#### 六、申請專利範圍

求，接著再回到最高等級之優先佇列中執行存取要求。

16. 一種仲裁存取要求之仲裁裝置，至少包含有：

複數個存取要求選擇器，其中每一個存取要求選擇器分別接收該複數個存取要求；以及

一所有權選擇器，連結至該複數個存取要求選擇器，當一存取要求正在執行時，會發出要求指出下一個存取要求之訊號；

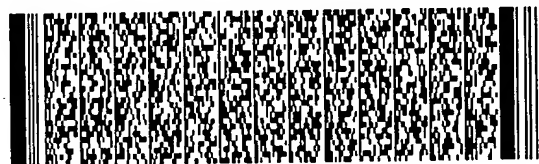
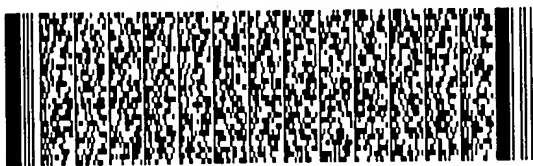
其中，該仲裁裝置有優先等級，而該複數個存取要求選擇器皆從複數個存取要求中選擇出一個欲歸類成該優先等級之存取要求，同時該所有權選擇器分別接收由該複數個存取要求多工器所選擇之複數個存取要求並將之排列成優先佇列。

17. 如申請專利範圍第16項之仲裁存取要求之仲裁裝置，其中更包含有一優先權設定暫存器，連結至該複數個存取要求選擇器，用以設定要求序號，表何存取要求屬於該優先等級。

18. 如申請專利範圍第17項之仲裁存取要求之仲裁裝置，其中更包含有一所有權多工器，用以根據在優先佇列中的排列位置找出對應的存取序號。

19. 如申請專利範圍第16項之仲裁存取要求之仲裁裝置，其中該所有權選擇器更包含有一下一所有權選擇單元，用以當收到該要求指出下一個存取要求之訊號時，將下一個欲執行的存取要求的位置指出來。

20. 如申請專利範圍第16項之仲裁存取要求之仲裁裝置，



## 六、申請專利範圍

其中更包含一或閘，用以判斷該優先等級是否有存取要求要發出，若有，則將該存取要求排入較該優先等級高一優先等級之最後一個優先佇列位置中，其輸入端分別連結於該複數個存取要求選擇器與該所有權選擇器之間，輸出端則連結至高一優先等級之所有權選擇器中。

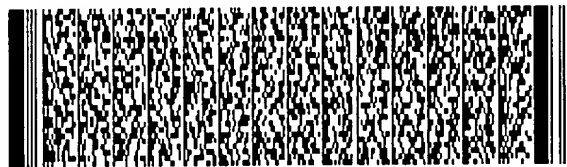
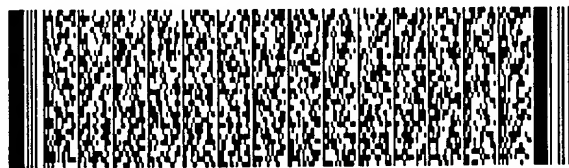
21. 如申請專利範圍第16項之仲裁存取要求之仲裁裝置，其中更包含有一兩輸入及閘，一輸入端連結至該所有權選擇器判斷是否有發出要指出下一個存取要求位置的訊號，另一輸入端連結一判斷訊號，判斷該下一個要執行的存取要求是否就是該優先佇列中最後一個位置的存取要求，而輸出端連結至次一優先等級之所有權選擇器，當兩輸入端皆為是(高為準)時，將次一優先等級下一個存取要求叫出等待。

22. 如申請專利範圍第16項之仲裁存取要求之仲裁裝置，其中該裝置之選擇器可以多工器實現。

23. 如申請專利範圍第16項之仲裁存取要求之仲裁裝置，其中至少一個不同優先等級之該仲裁裝置可以組合成一仲裁機制，該仲裁機制可以是一仲裁器。

24. 如申請專利範圍第23項之仲裁存取要求之仲裁裝置，其中該仲裁器可在光碟控制器記憶體介面中之仲裁器，該光碟控制器可為數位影音光碟播放器(DVD player)或唯讀光碟(CD-ROM)，或可重複讀寫光碟(CD-RW)，或唯讀數位光碟(DVD-ROM)，或可重複讀寫數位光碟(DVD-RW)。

25. 一種仲裁存取要求之仲裁器，至少包含有：



## 六、申請專利範圍

複數個仲裁裝置，依優先等級的不同而區分；

其中，每個不同等級的仲裁裝置至少包含：

複數個存取要求選擇器，每一個存取要求選擇器分別接收該複數個存取要求；以及

一所有權選擇器，連結至該複數個存取要求選擇器，當一存取要求正在執行時，會發出要求指出下一個存取要求之訊號；

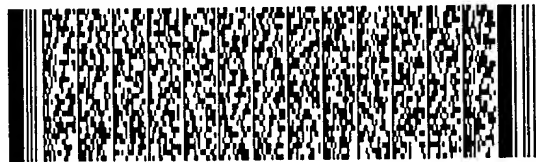
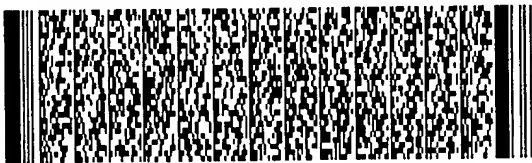
其中，該複數個存取要求選擇器每一個皆從複數個存取要求中選擇出一個欲歸類成該優先等級之存取要求，同時該所有權選擇器分別接收由該複數個存取要求多工器所選擇之複數個存取要求並將之排列成優先佇列。

26. 如申請專利範圍第25項之仲裁存取要求之仲裁器，其中更包含有一優先權設定暫存器，連結至該複數個存取要求選擇器，用以設定要求序號，表何存取要求屬於該優先等級。

27. 如申請專利範圍第26項之仲裁存取要求之仲裁器，其中更包含有一所有權多工器，用以根據在優先佇列中的排列位置找出對應的存取序號。

28. 如申請專利範圍第25項之仲裁存取要求之仲裁器，其中該所有權選擇器更包含有一下一所有權選擇單元，用以當收到該要求指出下一個存取要求之訊號時，將下一個欲執行的存取要求的位置指出來。

29. 如申請專利範圍第25項之仲裁存取要求之仲裁器，其中更包含有一或閘，用以判斷該優先等級是否有存取要求



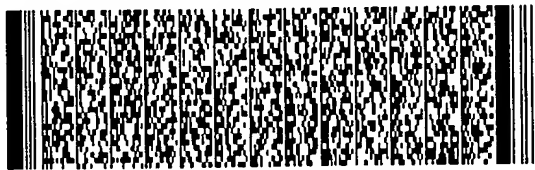
#### 六、申請專利範圍

要發出，若有，則將該存取要求排入較該優先等級高一優先等級之最後一個優先佇列位置中，其輸入端每別連結於該複數個存取要求選擇器與該所有權選擇器之間，輸出端則連結至高一優先等級之所有權選擇器中。

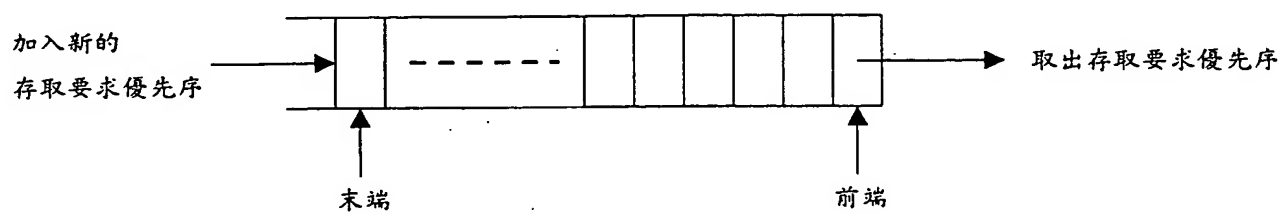
30. 如申請專利範圍第 25 項之仲裁存取要求之仲裁器，其中更包含有一兩輸入及閘，一輸入端連結至該所有權選擇器判斷是否有發出要指出下一個存取要求位置的訊號，另一輸入端連結一判斷訊號，判斷該下一個要執行的存取要求是否就是該優先佇列中最後一個位置的存取要求，而輸出端連結至次一優先等級之所有權選擇器，當兩輸入端皆為是（高為準）時，將次一優先等級下一個存取要求叫出等待。

31. 如申請專利範圍第 25 項之仲裁存取要求之仲裁器，其中該仲裁裝置之選擇器可以多工器實現。

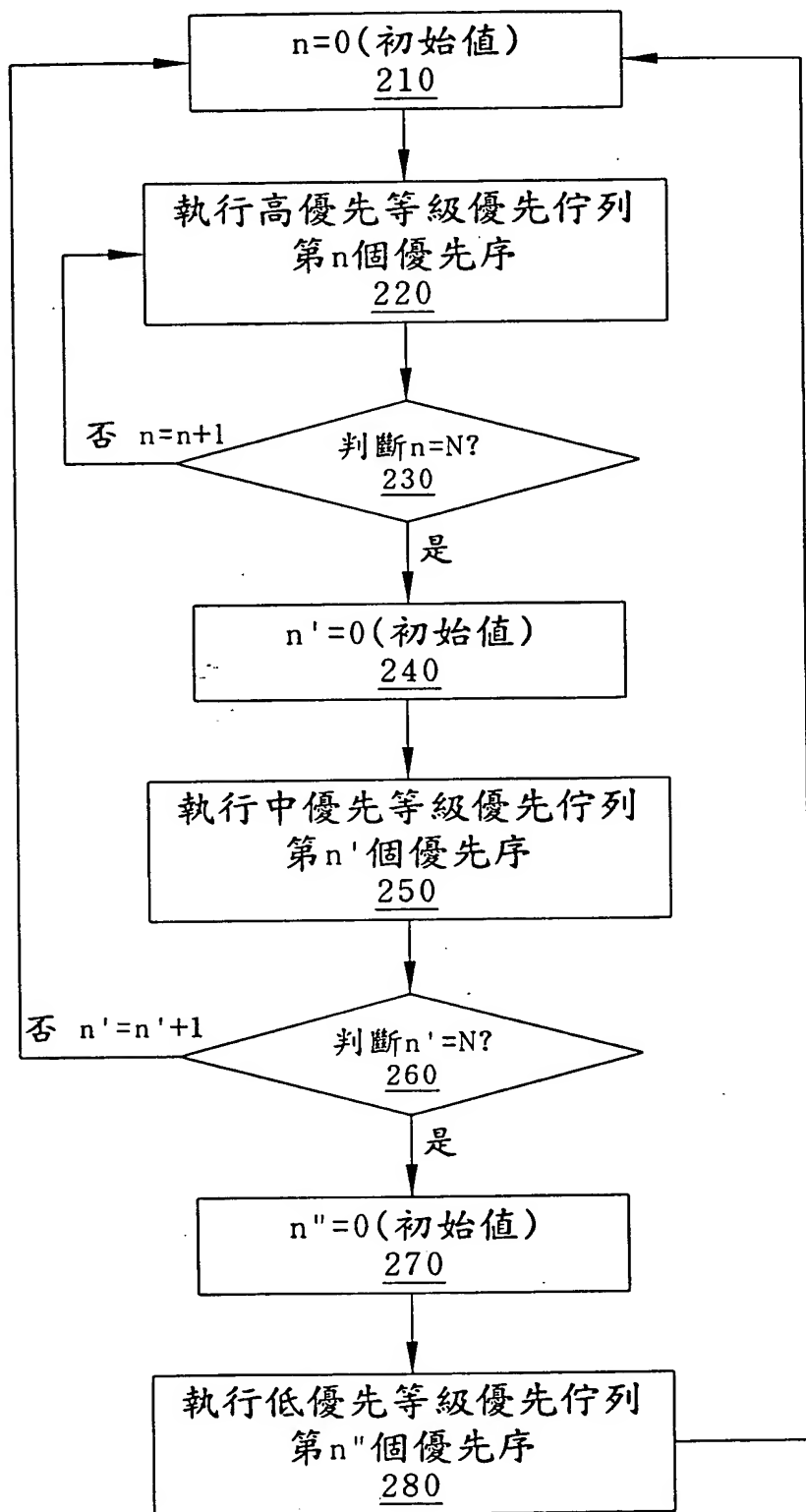
32. 如申請專利範圍第 25 項之仲裁存取要求之仲裁器，其中該仲裁器可在光碟控制器記憶體介面中之仲裁器，該光碟控制器可為數位影音光碟播放器（DVD player）或唯讀光碟（CD-ROM），或可重複讀寫光碟（CD-RW），或唯讀數位光碟（DVD-ROM），或可重複讀寫數位光碟（DVD-RW）。



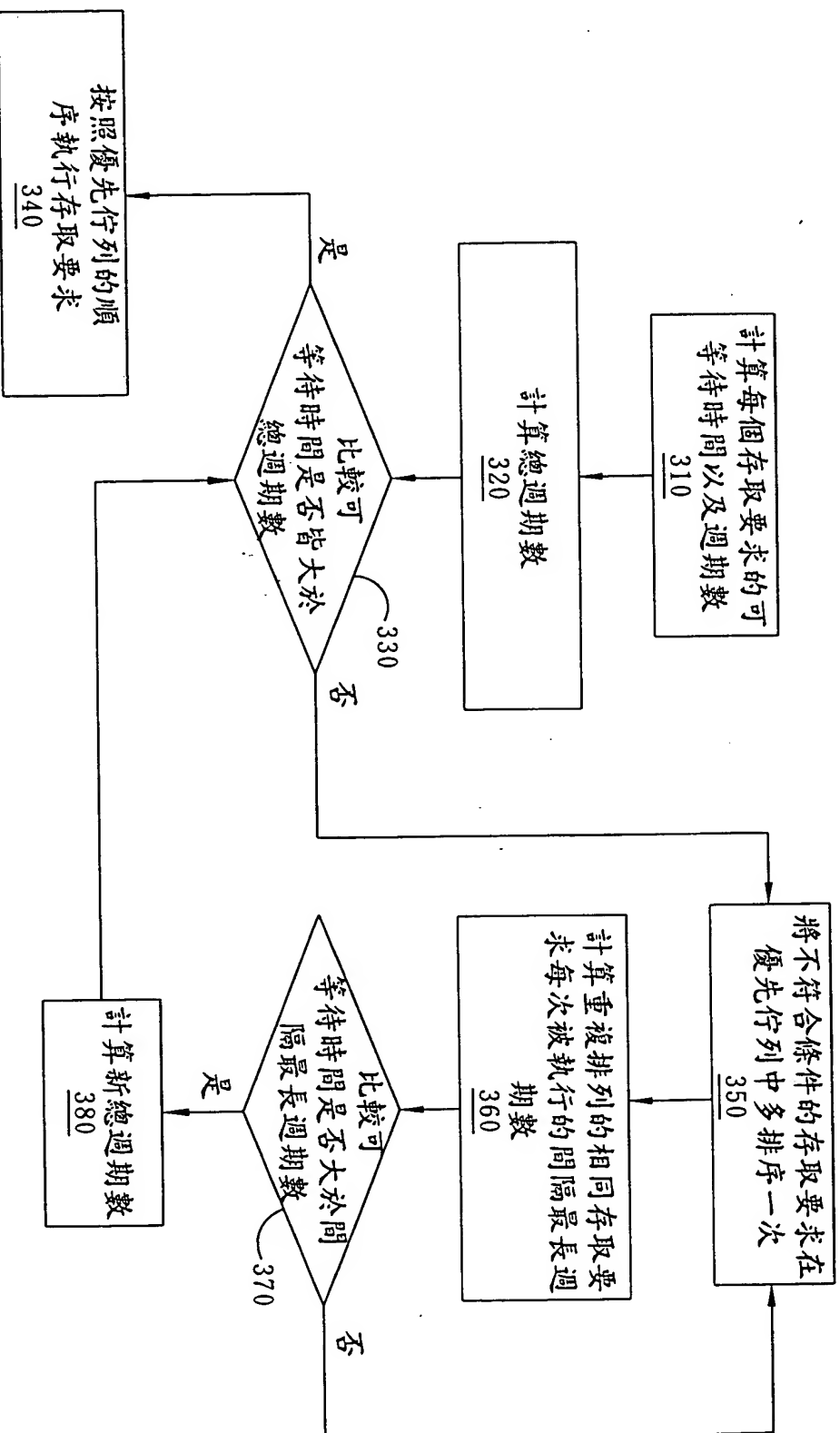




第一圖

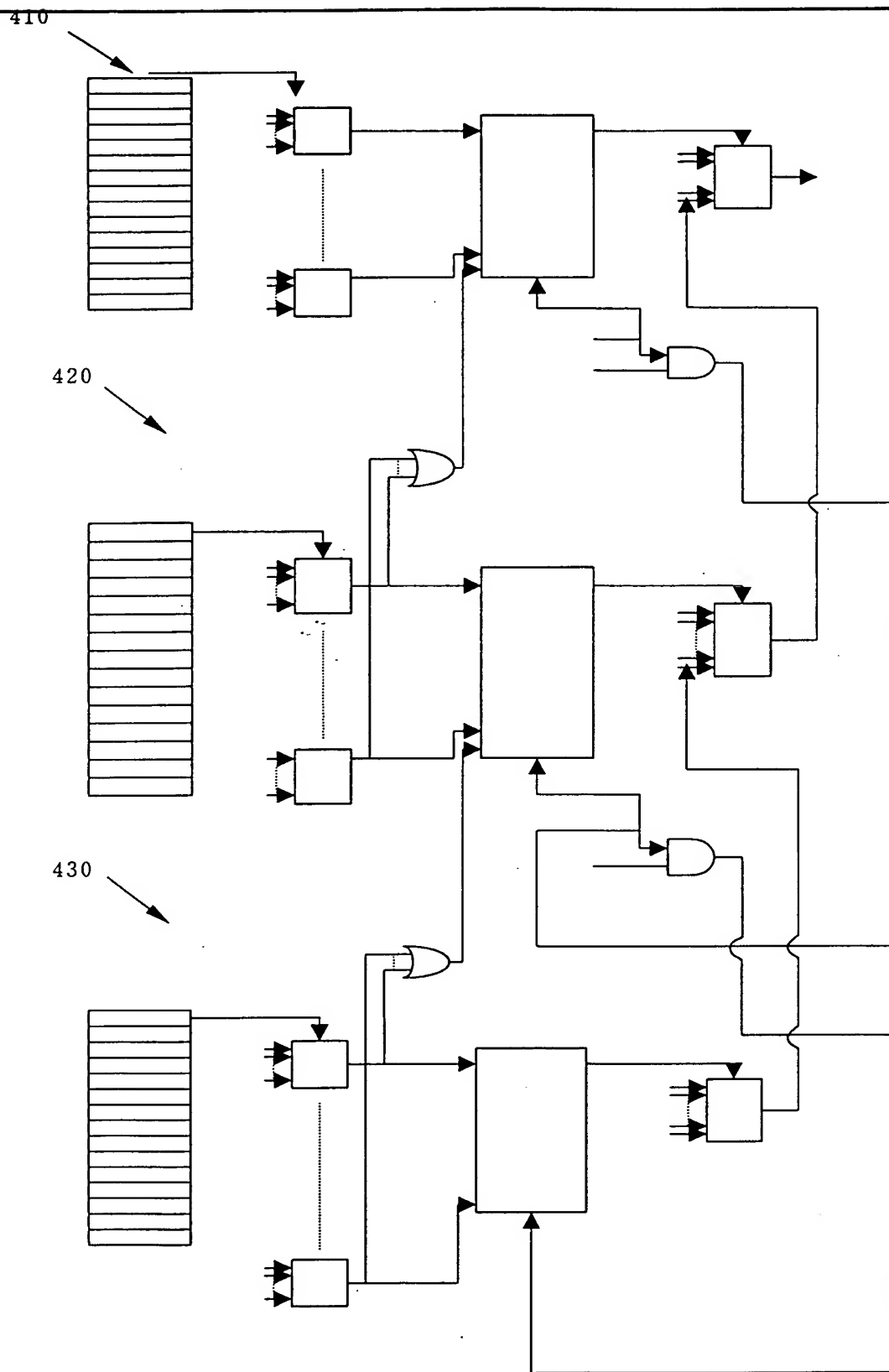


第二圖

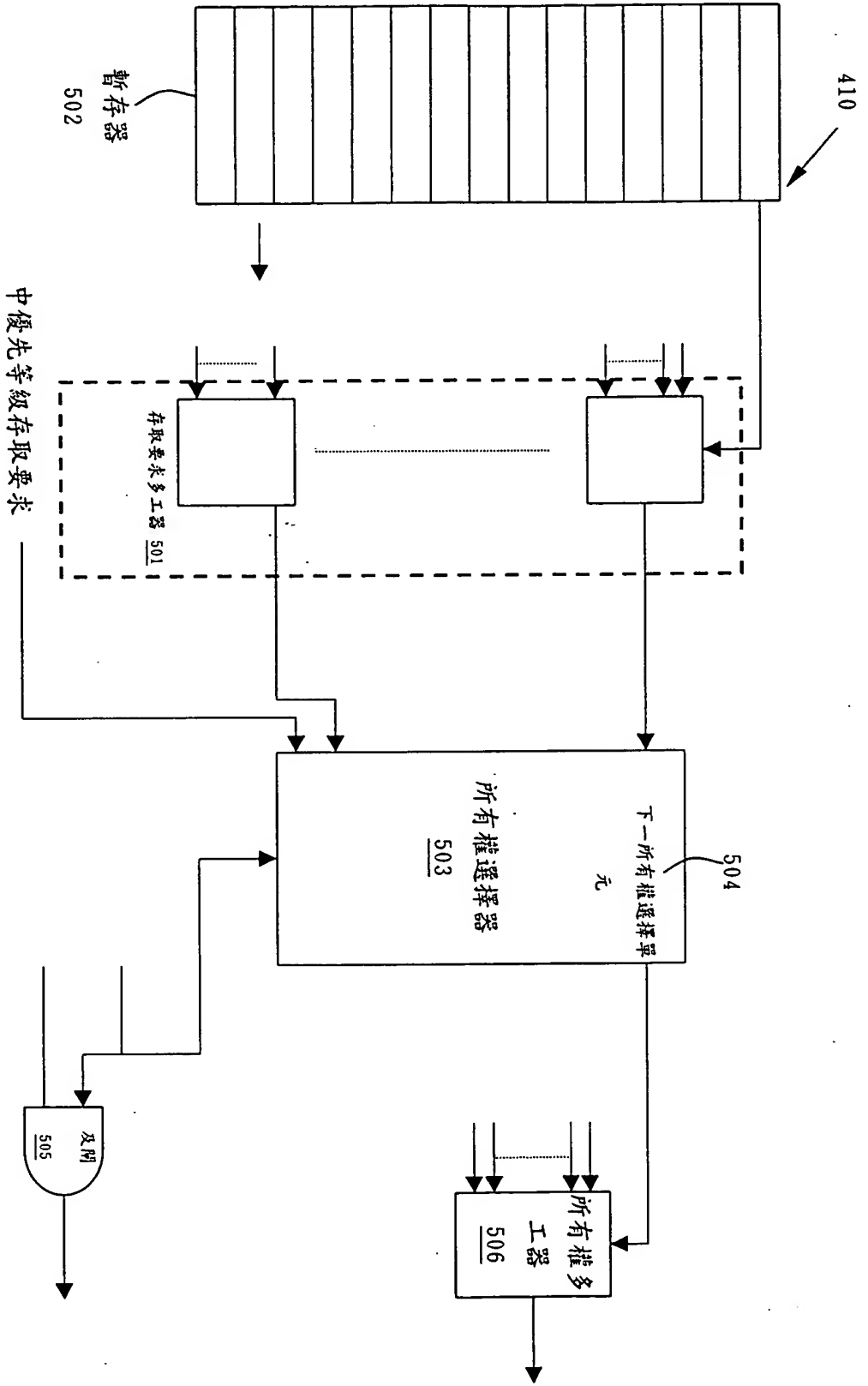


第三圖

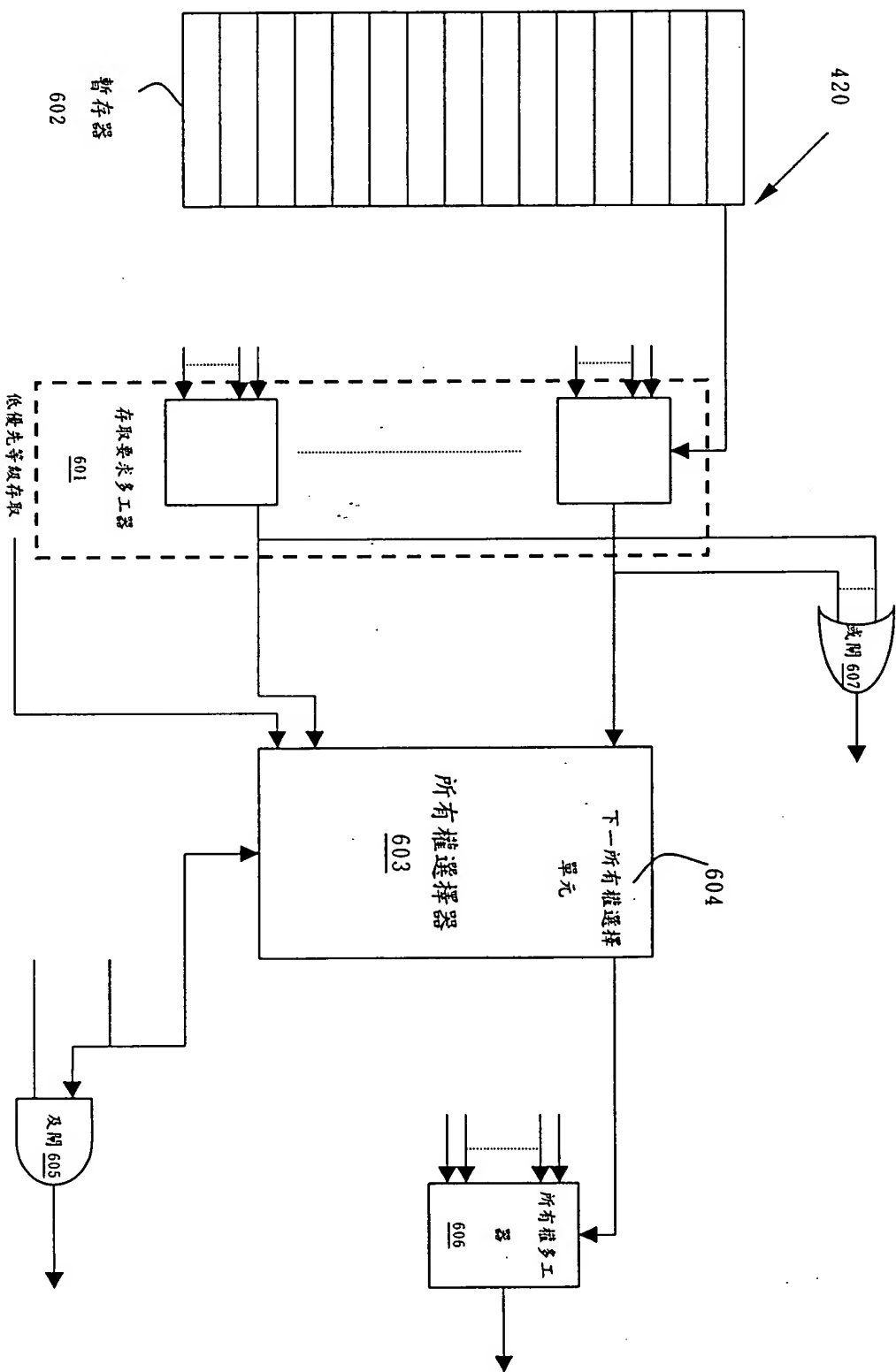
圖式



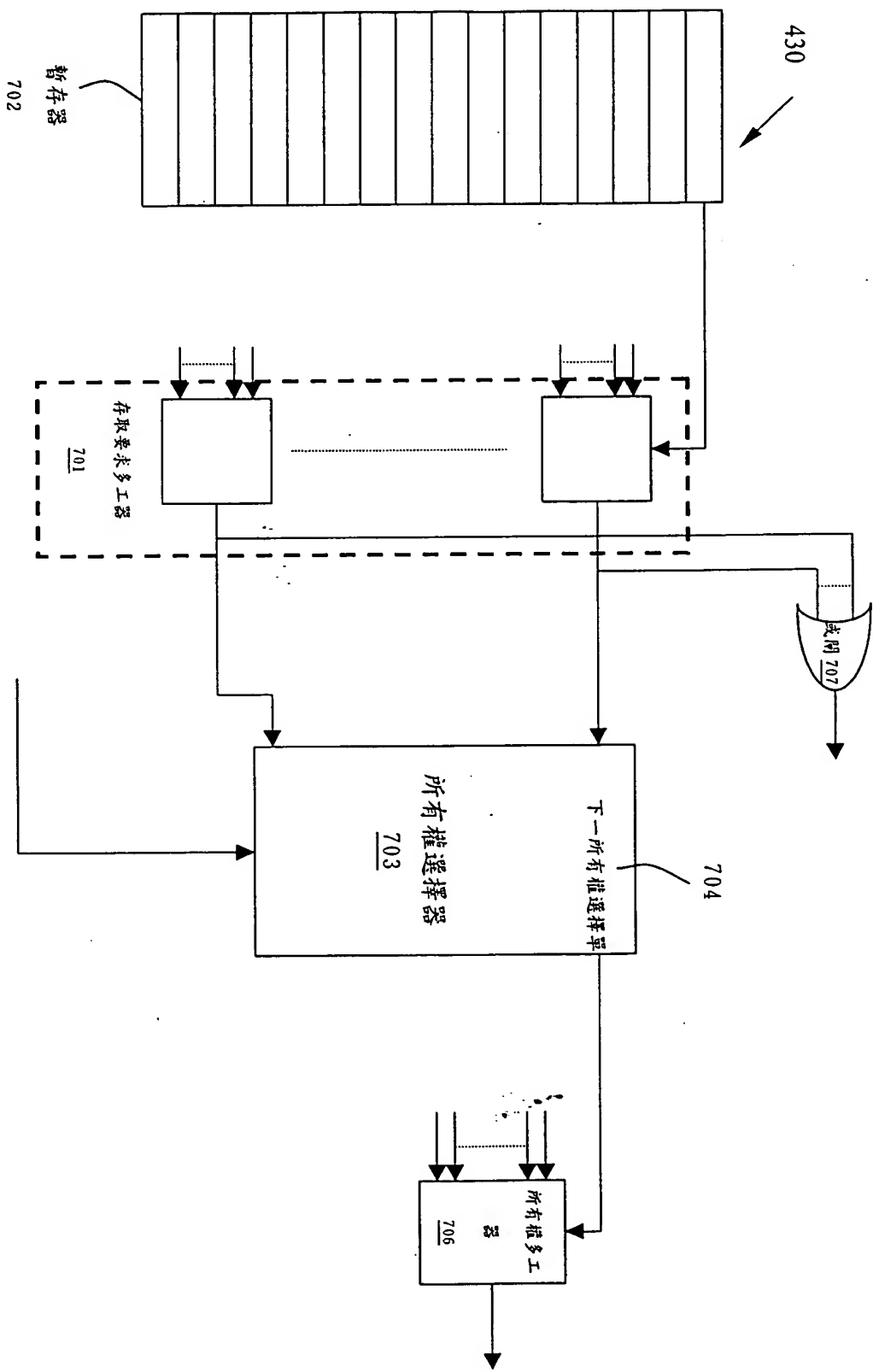
第四圖



第五圖



第六圖



圖式

第七圖